

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-122607

(43)Date of publication of application : 28.04.2000

(51)Int.Cl.

G09G 3/30

G09F 9/30

G09G 3/20

(21)Application number : 10-291212

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 13.10.1998

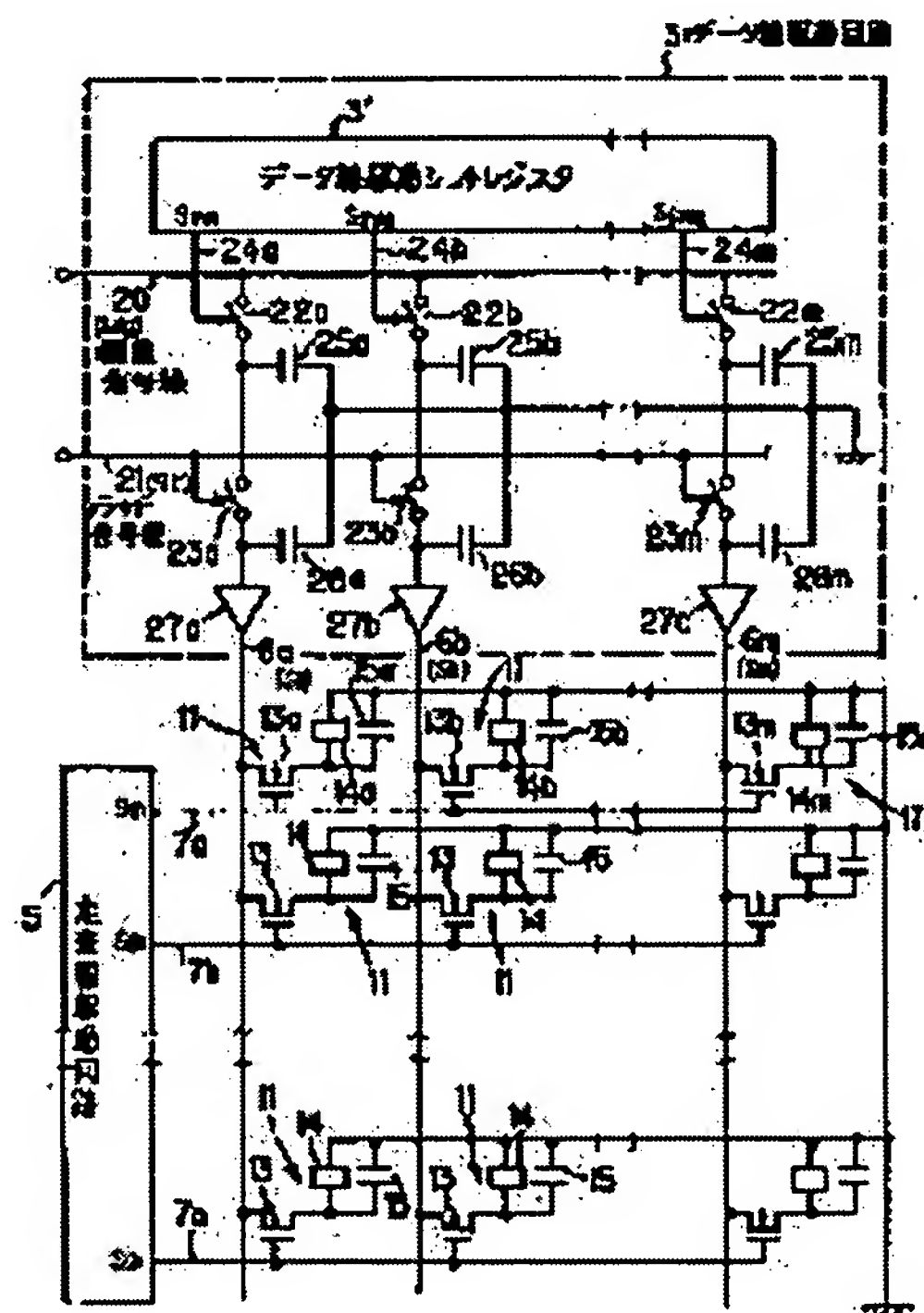
(72)Inventor : OZAWA NORIO

(54) DISPLAY UNIT AND ELECTRONIC APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a clear image by preventing the occurrence of nonuniformity of luminance by respectively driving electric current driving type light emitting means formed as a thin film in line order.

SOLUTION: After starting charge of parasitic capacity of respective data lines 6a, 6b...6m, when a scanning signal Sg1 is supplied to a scanning line 7a, respective TFT 13a, 13b...13m are simultaneously turned on only in a period when the scanning signal Sg1 is 'HIGH', and the parasitic capacity of the respective data lines 6a, 6b...6m and data signals Sa, Sb...Sm charged to capacitors 26a, 26b...26m are simultaneously supplied to respective light emitting polymers 14a, 14b...14m to self-emit the light. The TFTs 13a, 13b...13m equivalent to the uppermost stage one line are simultaneously controlled on ON/OFF by the scanning signal Sg1, the light emitting polymers 14a, 14b...14m simultaneously start to emit the light, and simultaneously finish, so that a light emitting quantity becomes wholly equal to eliminate nonuniformity of luminance between the light emitting polymers 14 contained in a picture element single line quantity.



(51) Int.Cl. ⁷	識別記号	F I	テームコード* (参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 5 C 0 8 0
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 9 4
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 A
	6 2 2		6 2 2 Q

審査請求 未請求 請求項の数6 O L (全 10 頁)

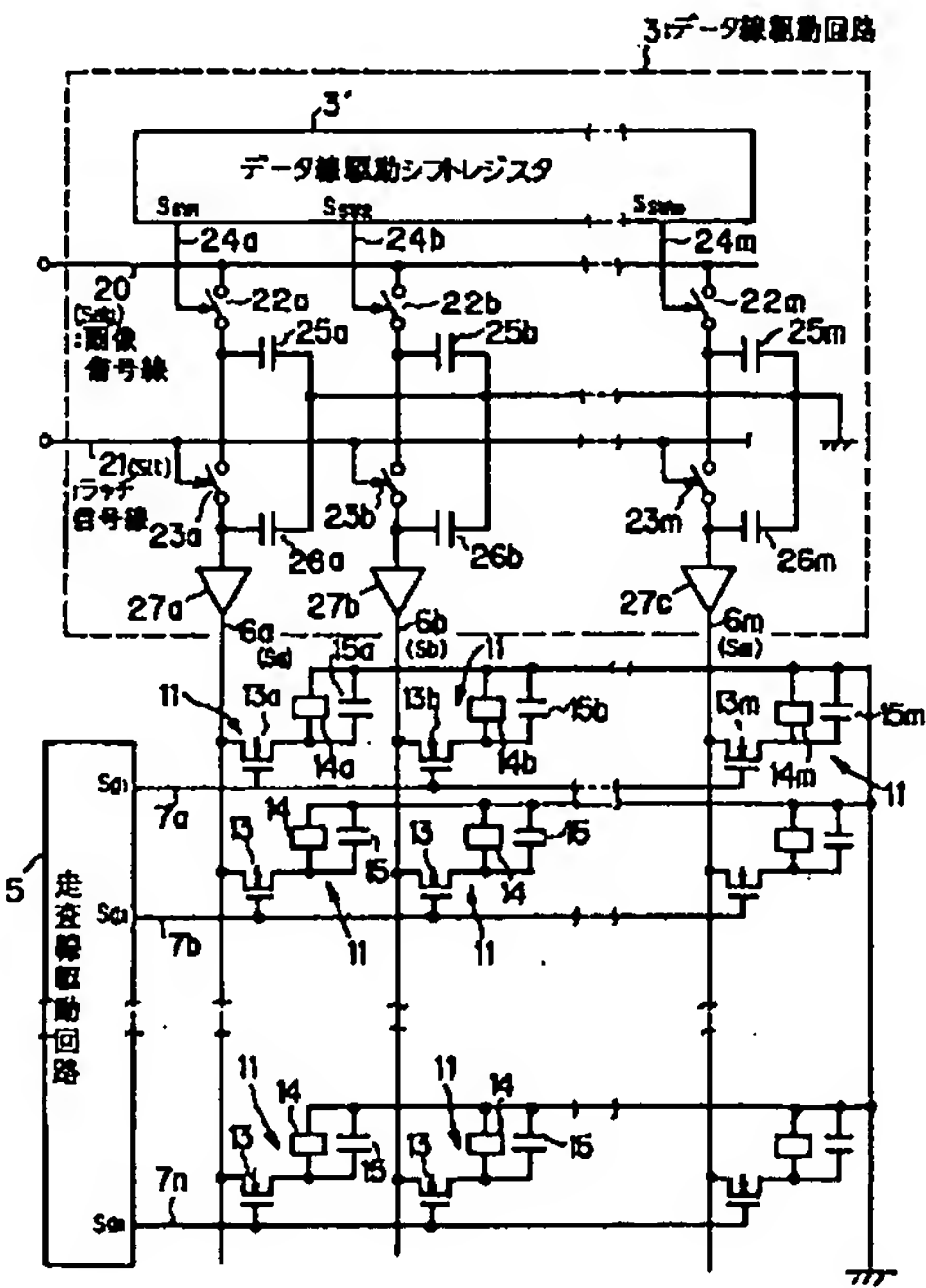
(21) 出願番号	特願平10-291212	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿 2 丁目 4 番 1 号
(22) 出願日	平成10年10月13日 (1998. 10. 13)	(72) 発明者	小澤 徳郎 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内
		(74) 代理人	100093388 弁理士 鈴木 喜三郎 (外 2 名)
		F ターム (参考)	5C080 AA06 AA18 BB05 DD05 EE29 FF12 GG12 JJ02 JJ03 JJ04 JJ06 KK01 5C094 AA03 AA07 AA55 BA03 BA21 BA27 CA19 EA04 GA10

(54) 【発明の名称】 表示装置及び電子機器

(57) 【要約】

【課題】 電流駆動型の発光材料を用いたアクティブマトリクス型の表示装置において、輝度むらを無くして鮮明な画像を得ることが可能な表示装置を提供する。

【解決手段】 透明基板上にマトリクス状に形成された複数の画素部 1 1 内に夫々含まれる薄膜化された複数のライトエミッティングポリマー 1 4 と、各ライトエミッティングポリマー 1 4 を線順次に夫々駆動するデータ線駆動回路 3 及び走査線駆動回路 5 と、を備える。



【特許請求の範囲】

【請求項1】 基板上にマトリクス状に形成された複数の画素部内に夫々含まれる薄膜化された電流駆動型の複数の発光手段と、

各前記発光手段を線順次に夫々駆動する駆動手段と、
を備えることを特徴とする表示装置。

【請求項2】 請求項1に記載の表示装置において、
各画素行毎に設けられ、表示すべき表示情報に対応する走査信号が夫々供給される複数の走査線と、
前記走査線と交差するように各画素列毎に設けられ、前記表示情報に対応するデータ信号が夫々供給される複数のデータ線と、

各前記画素部毎に設けられると共に各前記画素部内において前記走査線、前記データ線及び前記発光手段に夫々接続され、前記走査線から供給された前記走査信号に対応して前記データ信号を前記発光手段に供給することにより当該発光手段を駆動する複数の駆動スイッチング手段と、

を更に備えることを特徴とする表示装置。

【請求項3】 請求項2に記載の表示装置において、
各前記駆動スイッチング手段はポリシリコンにより形成されている薄膜トランジスタであることを特徴とする表示装置。

【請求項4】 請求項2又は3に記載の表示装置において、
前記駆動手段は、

各前記画素列毎に設けられ、前記データ信号の蓄積手段への供給を活殺する複数の第1スイッチング手段と、
各前記第1スイッチング手段に夫々接続され、前記供給されたデータ信号を蓄積する複数の前記蓄積手段と、
各前記蓄積手段に夫々接続され、前記蓄積されたデータ信号を前記表示情報に対応したタイミングで複数の前記駆動スイッチング手段に同時に供給する複数の第2スイッチング手段と、

により構成されていることを特徴とする表示装置。

【請求項5】 請求項1から4のいずれか一項に記載の表示装置において、
各前記発光手段は、ライトエミッティングポリマーであることを特徴とする表示装置。

【請求項6】 請求項1から5のいずれか一項に記載の表示装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、いわゆるライトエミッティングポリマー等の電流駆動型（すなわち、素子に流される電流量に応じて発光輝度に変化する駆動型）の発光素子と、当該発光素子の発光動作を制御する薄膜トランジスタ（以下、TFT（Thin Film Transistor）と称する。）とを画素部毎に備えたアクティブマトリクス型の表示装置の技術分野に属し、より詳細には、当該

発光素子の駆動方法の技術分野に属する。

【0002】

【従来の技術】従来、TFTを用いたアクティブマトリクス型の表示装置としては、当該TFTを画素部毎に備え、これにより液晶層を挟んで対向して配置された画素電極と対向電極との間に電圧を印加し当該液晶層を駆動して画像等を表示するいわゆる液晶表示装置が広く一般化している。

【0003】ここで、当該液晶表示装置に用いられるTFTとしては、経時劣化が少ない等の理由からポリシリコンを用いて半導体層を形成するポリシリコンTFTが一般に用いられている。

【0004】そして、当該ポリシリコンTFTを用いた液晶表示装置を駆動して画像等を表示する場合には、各画素部毎に配置されているTFTをいわゆる点順次方式或いは線順次方式のいずれか一方で駆動するのが通常であった。

【0005】ここで、上記点順次方式とは、一の走査線に接続されている複数のTFTを予め設定された所定時間（例えば、表示すべき画像における一水平走査期間）だけ同時にオン状態に保ち、当該所定時間内にオン状態となっている一行分のTFTについて一つずつ順次データ信号を供給して画像を表示する駆動方式である。

【0006】一方、近年、上記液晶表示装置と同様なアクティブマトリクス型の表示装置として、自発光型であって液晶表示装置のようなバックライト等が不要であり、視野角依存性が低く、更に素子製作が容易である等の理由から、ライトエミッティングポリマーや有機EL（ElectroLuminescence）等の電流駆動型の発光材料を薄膜化して用いた自発光型表示装置に関する研究開発が盛んに行われている。

【0007】

【発明が解決しようとする課題】しかしながら、上記自発光型表示装置において、画素部毎に形成された上記発光材料を当該画素部毎にポリシリコンTFTで駆動する場合を考えると、従来の点順次駆動方式で駆動すると、画像表示領域全体としてみた場合に当該画像表示領域内の場所によって輝度むらが発生し、鮮明な画像が得られないという問題点があった。

【0008】すなわち、上記自発光型の表示装置においては、電流駆動型の発光材料を用いるため、流れる電流量に応じて輝度が変化する。これに対して従来の点順次駆動方式を適用すると、一の走査線に対応する総てのポリシリコンTFTが同時にオン状態となっている期間のうち最初の方のタイミングでデータ信号が印加される画素部と当該期間のうち最後の方のタイミングでデータ信号が印加される画素部では、夫々に供給される総電流量が異なることとなる。

【0009】より具体的には、例えば、夫々に含まれているTFTが一水平走査期間に全て同時にオンとされて

いる一走査線に対応する複数の画素部において、当該一走査線分の画素部のうち、最初の方のタイミングでデータ信号が印加される画素部と当該期間のうち最後の方のタイミングでデータ信号が印加される画素部とを比較すると、最初の方のタイミングでデータ信号が印加される画素部内の発光材料に対するデータ信号の印加が開始されるタイミングは、最後の方のタイミングでデータ信号が印加される画素部内の発光材料に対するデータ信号の印加が開始されるタイミングよりも早い。ところが、当該一走査線分の画素部内の発光材料の夫々に対するデータ信号の供給は、夫々のTFTが全て同時にオフとされるタイミング（一水平走査期間が終了するタイミング）で終了してしまい、データ線の容量によりデータが保持される。従って、最初の方のタイミングでデータ信号が印加される画素部内の発光材料に対するデータ信号の印加時間は、最後の方のタイミングでデータ信号が印加される画素部内の発光材料に対するデータ信号の印加時間よりも長くなる。よって、この結果として、最初の方のタイミングでデータ信号が印加される画素部内の発光材料に流れる電流量は最後の方のタイミングでデータ信号が印加される画素部内の発光材料に流れる電流量よりも多くなり、ゆえに、最初の方のタイミングでデータ信号が印加される画素部と最後の方のタイミングでデータ信号が印加される画素部では、夫々に供給される総電流量が異なることとなるのである。

【0010】そして、一の走査線に対応する画素部間で上述したような供給電流量の差異が生じると、最初の方のタイミングでデータ信号が供給される画素部では供給される電流量が多いため輝度が高くなり、一方、最後の方のタイミングでデータ信号が供給される画素部では供給される電流量が少ないために輝度が低くなって、結果として画像表示領域全体でみた場合には、最初の方のタイミングでデータ信号が供給される画素部は明るくなり、最後の方のタイミングでデータ信号が供給される画素部は暗くなってしまうのである。

【0011】そこで、本発明は、上記問題点に鑑みて成されたもので、その課題は、電流駆動型の発光材料を用いたアクティブマトリクス型の表示装置において、輝度むらの発生を防止して鮮明な画像を得ることが可能な表示装置及び当該表示装置を備えた電子機器を提供することにある。

【0012】

【課題を解決するための手段】上記の課題を解決するために、請求項1に記載の発明は、基板上にマトリクス状に形成された複数の画素部内に夫々含まれる薄膜化された電流駆動型の複数のライトエミッティングポリマー等の発光手段と、各前記発光手段を線順次に夫々駆動するデータ線駆動回路等の駆動手段と、を備える。

【0013】請求項1に記載の発明の作用によれば、薄膜化された電流駆動型の発光手段は、基板上にマトリク

ス状に複数個形成された画素部内に夫々含まれる。

【0014】そして、駆動手段は、各発光手段を線順次に夫々駆動する。

【0015】よって、マトリクス状に配置された複数の電流駆動型の発光手段を線順次に駆動するので、各発光手段に対して同時に駆動電流の印加が開始されると共に同時に駆動電流の印加が終了することとなる。

【0016】従って、各発光手段に供給される電流量が相互に等しくなるので、各発光手段を点順次で駆動する場合に比して表示装置全体における輝度むらの発生を防止できる。

【0017】上記の課題を解決するために、請求項2に記載の発明は、請求項1に記載の表示装置において、各画素行毎に設けられ、表示すべき表示情報に対応する走査信号が夫々供給される複数の走査線と、前記走査線と交差するように各画素列毎に設けられ、前記表示情報に対応するデータ信号が夫々供給される複数のデータ線と、各前記画素部毎に設けられると共に各前記画素部内において前記走査線、前記データ線及び前記発光手段に夫々接続され、前記走査線から供給された前記走査信号に対応して前記データ信号を前記発光手段に供給することにより当該発光手段を駆動するTFT等の複数の駆動スイッチング手段と、を更に備える。

【0018】請求項2に記載の発明の作用によれば、請求項1に記載の発明の作用に加えて、各画素行毎に設けられた複数の走査線には、表示情報に対応する走査信号が夫々供給される。

【0019】一方、走査線と交差するように各画素列毎に設けられた複数のデータ線には、表示情報に対応するデータ信号が夫々供給される。

【0020】そして、各画素部毎に設けられると共に各画素部内において走査線、データ線及び発光手段に夫々接続され複数の駆動スイッチング手段は、走査信号に対応してデータ信号を発光手段に供給することにより当該発光手段を駆動する。

【0021】よって、画素部毎に駆動スイッチング手段を備えているので、高精細な画像を表示することができる。

【0022】上記の課題を解決するために、請求項3に記載の発明は、請求項2に記載の表示装置において、各前記駆動スイッチング手段はポリシリコンにより形成されている薄膜トランジスタであるように構成される。

【0023】請求項3に記載の発明の作用によれば、請求項2に記載の発明の作用に加えて、各駆動スイッチング手段はポリシリコンにより形成されている薄膜トランジスタであるので、発光手段を駆動するための大電流が長期間流れても発光手段に対する駆動能力が低下することがない。

【0024】上記の課題を解決するために、請求項4に記載の発明は、請求項2又は3に記載の表示装置におい

て、前記駆動手段は、各前記画素列毎に設けられ、前記データ信号の蓄積手段への供給を活殺する複数のスイッチ等の第1スイッチング手段と、各前記第1スイッチング手段に夫々接続され、前記供給されたデータ信号をに蓄積する複数のコンデンサ等の前記蓄積手段と、各前記蓄積手段に夫々接続され、前記蓄積されたデータ信号を前記表示情報に対応したタイミングで複数の前記駆動スイッチング手段に同時に供給する複数のスイッチ等の第2スイッチング手段と、により構成される。

【0025】請求項4に記載の発明の作用によれば、請求項2又は3に記載の発明の作用に加えて、駆動手段において各画素列毎に設けられた複数の第1スイッチング手段は、データ信号の蓄積手段への供給を活殺する。

【0026】一方、駆動手段において各第1スイッチング手段に夫々接続された複数の蓄積手段は、供給されたデータ信号を一時的に蓄積する。

【0027】そして、駆動手段において各蓄積手段に夫々接続された複数の第2スイッチング手段は、蓄積されたデータ信号を表示情報に対応したタイミングで複数の駆動スイッチング手段に同時に供給する。

【0028】よって、各画素部内の発光手段を効率的に線順次で駆動することができる。

【0029】上記の課題を解決するために、請求項5に記載の発明は、請求項1から4のいずれか一項に記載の表示装置において、各前記発光手段は、ライトエミッティングポリマーであるように構成される。

【0030】請求項5に記載の発明の作用によれば、請求項1から4のいずれか一項に記載の発明の作用に加えて、各発光手段がライトエミッティングポリマーであるので、高輝度な画像が得られる。

【0031】上記の課題を解決するために、請求項6に記載の電子機器は、請求項1から5のいずれか一項に記載の表示装置を備える。

【0032】請求項6に記載の発明の作用によれば、電子機器内に請求項1から5のいずれか一項に記載の表示装置を備えているので、輝度むらのない画像を表示することができる。

【0033】

【発明の実施の形態】次に、本発明に好適な実施の形態について、図面を用いて説明する。

【0034】(1) 表示装置の第1実施形態
始めに、図1乃至図5を用いて、本発明に係る第1の実施形態について説明する。

【0035】先ず、第1実施形態に係るアクティブマトリクス型の表示装置の全体構成について、図1を用いてその概要を説明する。

【0036】図1にその平面図を示すように、実施形態の表示装置1では、その基体である透明基板10の中央部分が実際に画像が表示される表示部2とされている。そして、当該透明基板10の表示部2以外の外周部のう

ち、図1に向かって上側と下側には、表示すべき画像に対応する画像信号に基づいてデータ線6に対してデータ信号を出力する駆動手段としてのデータ線駆動回路3と、製造途中や出荷時の表示装置1の品質、欠陥等を検査するための検査回路4とが形成されている。

【0037】また、当該外周部のうち、図1に向かって左側には、表示すべき画像に基づいて走査線7に対して後述する走査信号を出力する走査線駆動回路5が形成されている。

【0038】更に、透明基板10上において、検査回路4の外側には、上記画像信号や各種の電圧及びパルス信号等を外部から入力するための実装端子9が形成されている。

【0039】ここで、表示部2内においては、一のデータ線6と一の走査線7とが交差する領域に一の画素部11が形成されており、当該画素部11内には、後述(図3参照)するように、発光手段としてのライトエミッティングポリマーや駆動用のTFT等が備えられている。

【0040】更に、表示部2においては、後述(図3参照)の蓄積容量のための容量線8が各画素部11で走査線7に平行に配設されている。

【0041】次に、上述した画素部11内に含まれる構成部材について図2及び図3を用いて説明する。なお、図2は、画素部11内に薄膜化技術により形成されているTFT等の配置を示す平面図であり、図3は、一の画素部11毎の等価回路である。

【0042】図2に示すように、一の画素部11内の非発光側の面には、後述するライトエミッティングポリマー(薄膜化されており、より具体的にはスペーサ層、有機発光層及び正孔注入層等が積層されて構成されている。そして、流れる電流の電流量に比例した輝度で自発光する。)に対して電流を印加するための画素電極12と、当該画素電極12に対してデータ線6からの画像信号を供給するための駆動スイッチング手段としてのTFT13が形成されている。このとき、当該TFT13及び画素電極12は薄膜化されて形成されており、更にTFT13については、ポリシリコンを材料とする半導体層(チャンネル領域、ソース領域及びドレイン領域が形成される半導体層)を備えている。

【0043】また、画素電極12に対してライトエミッティングポリマーを挟んで対向する発光側の位置には、当該画素電極12との間で後述(図3参照)する蓄積容量を形成するための上記容量線8が配設されている。

【0044】次に、一の画素部11内に含まれている各構成部材の等価回路について、図3を用いて説明する。

【0045】図3に示すように、一の画素部11内においては、TFT13のゲート電極Gが走査線7に接続され、ソース電極Sがデータ線6に接続され、更にドレイン電極Dはライトエミッティングポリマー14及び蓄積容量15の一端に夫々接続されている。そして、当該ラ

イトエミッティングポリマー14及び蓄積容量15の他端は、図示しない所定の固定電位（第1実施形態の場合は接地電位）に夫々共通的に接続されている。

【0046】次に、図3に示す等価回路を用いて一の画素部11における発光動作について説明する。

【0047】ライトエミッティングポリマー14が消灯している初期状態においては、走査線7に走査信号は印加されておらず、従って、TFT13はオフ状態である。

【0048】次に、後述するデータ線駆動回路3の動作によりデータ線6に対して上記画像信号に対応するデータ信号（アナログ信号）が供給され、更に後述する当該データ信号の供給に対応するタイミングで走査線7に対して走査線駆動回路5からデジタル信号である走査信号が印加されると、TFT13はオン状態となり、データ線6により伝送されるデータ信号がソース電極Sからドレイン電極Dへ流れ、更にライトエミッティングポリマー14及び蓄積容量15に印加される。

【0049】そして、当該ライトエミッティングポリマー14が印加されたデータ信号の電流量に比例した輝度で自発光を開始すると共に、蓄積容量15に電荷が蓄積され始める。

【0050】その後は、データ線6からのデータ信号の供給が終了しても、蓄積容量15に蓄積された電荷により引き続きライトエミッティングポリマー14に電流が流れ、発光が継続される。

【0051】次に、第1実施形態に係るデータ線駆動回路3の構成及び動作について、図4及び図5を用いて説明する。なお、図4は当該データ線駆動回路3の概要構成を示すブロック図であり、図5はその動作を説明するためのタイミングチャートである。

【0052】図4に示すように、第1実施形態のデータ線駆動回路3は、外部からの上記画像信号Ssigを後述する各スイッチ22a、22b…22mに供給する画像信号線20と、後述するサンプリングタイミングで後述する各データ線6a、6b…6m毎に設けられている上記スイッチ22a、22b…22mをオン／オフ制御するための制御信号Ssw1、Ssw2…Sswm（夫々デジタル信号である。）を出力するデータ線駆動シフトレジスタ3'と、当該制御信号Ssw1、Ssw2…Sswmをスイッチ22a、22b…22mに伝送する制御信号線24a、24b…24mと、第1スイッチング手段としての上記スイッチ22a、22b…22mと、外部からの後述するラッチ信号Sl（上記画像信号Ssigをデータ線6a、6b…6mに供給するタイミングが線順次となるように制御するためのラッチ信号Sl）を後述する各スイッチ23a、23b…23mに夫々供給するラッチ信号線21と、各データ線6a、6b…6m毎に設けられている第2スイッチング手段としての上記スイッチ23a、23b…23mと、各データ線6a、6b…6m

毎に設けられている蓄積手段としてのコンデンサ25a、25b…25m及び26a、26b…26mと、各データ線6a、6b…6mに供給すべき後述するデータ信号Sa、Sb…Smを所定の増幅率で増幅して夫々供給するアンプ27a、27b…27mと、により構成されている。

【0053】次に、データ線駆動回路3及び走査線駆動回路5による第1実施形態に係る発光制御動作について、図5に示すタイミングチャートを用いて説明する。なお、図5は、図4における各ライトエミッティングポリマー14を発光させる発光制御動作のうち、最上段のライトエミッティングポリマー14a、14b…14mの発光を制御するための発光制御動作を示すものである。また、図5中、符号6a、6b及び6mは、夫々データ線6a、6b及び6mの寄生容量における電圧の時間変化を示し、また、符号14a、14b及び14mは、夫々ライトエミッティングポリマー14a、14b及び14mに印加される電圧の時間変化を示している。

【0054】先ず、図5下から7段目に示す波形の画像信号Ssig（アナログ信号であり、図5下から7段目に示す場合は、最初に各走査信号Sg1、Sg2…Sgnを出力するタイミング（以下、この期間を第1フレームと称する。）ではライトエミッティングポリマー14aと14mのみを発光させるための画像信号Ssig（後述する制御信号Ssw1及びSswmに同期している。）が入力され、次の走査信号Sg1、Sg2…Sgnを出力するタイミング（以下、この期間を第2フレームと称する。）ではライトエミッティングポリマー14bのみを発光させるための画像信号Ssig（後述する制御信号Ssw2に同期している。）が入力されている。）が入力されると、データ線駆動シフトレジスタ3'は、当該画像信号Ssigを予め設定されている所定のタイミングでサンプリングするための上記制御信号Ssw1、Ssw2…Sswmを夫々サンプリング周期づつずらして走査信号Sg1、Sg2…Sgn毎に出力する（図5上から4段目乃至6段目参照。）。

【0055】これにより、上記スイッチ22a、22b…22mが当該Ssw1、Ssw2…Sswmが「HIGH」となるタイミングでオンとなり、入力されている横一行分の画像信号Ssigが夫々のタイミングでサンプリングされた結果、コンデンサ25a、25b…25mが充電される。なお、図5に示す場合には、第1フレームの期間では、ライトエミッティングポリマー14aと14mのみを発光させるための画像信号Ssigが入力されているので、このときには対応するコンデンサ25aと25mのみが充電されることとなる。

【0056】そして、横一行分の画像信号Ssigについて、全てのデータ線6に対するサンプリングが完了すると、その直後に図5下から8段目に示すラッチ信号Sl

が供給され、上記スイッチ23a、23b…23mが同時にオンとなる。

【0057】すると、各コンデンサ25a、25b…25mに蓄積されていた電荷が当該スイッチ23a、23b…23mを介してデータ信号Sa、Sb…Smとして各アンプ27a、27b…27m並びにコンデンサ26a、26b…26mに供給される。

【0058】そして、コンデンサ26a、26b…26mが供給されたデータ信号Sa、Sb…Smにより充電されると共に、アンプ27a、27b…27mが当該供給されたデータ信号Sa、Sb…Smを増幅し、各データ線6a、6b…6mに出力する。これにより、各データ線6a、6b…6mにおける寄生容量が充電される

(図5下から4段目乃至6段目参照。)。なお、図5に示す場合には、第1フレームの期間では、ライトエミッティングポリマー14aと14mのみ発光させるための画像信号Ssigが入力されているので、このときにはデータ線6aの寄生容量とデータ線6mの寄生容量のみが充電されることとなる。

【0059】そして、各データ線6a、6b…6mの寄生容量の充電が開始された後、走査信号Sg1が走査線7aに供給されると(図5最上段参照。)、当該走査信号Sg1が「HIGH」である期間だけ各TFT13a、13b…13mが同時にオンとなり、従って、当該期間だけ各データ線6a、6b…6mの寄生容量及びコンデンサ26a、26b…26mに充電されていた上記データ信号Sa、Sb…Smが同時に各ライトエミッティングポリマー14a、14b…14mに供給され、これにより当該ライトエミッティングポリマー14a、14b…14mが発光する。

【0060】このとき、走査信号Sg1が「LOW」となった以降は、各画素部11内の蓄積容量15が放電することにより、各ライトエミッティングポリマー14a、14b…14mにおける発光が継続されると共にその発光量が漸次減少する(図5最下段乃至下から3段目参照。)。なお、図5に示す場合には、第1フレームの期間ではライトエミッティングポリマー14aと14mのみが発光することとなる。

【0061】ここで、第1実施形態では、走査信号Sg1により最上段一行分のTFT13a、13b…13mが同時にオン/オフ制御されるので、ライトエミッティングポリマー14a、14b…14m(第1フレームの期間ではライトエミッティングポリマー14aと14mのみ)は同時に発光を開始し、同時に発光を終了する。従って、各ライトエミッティングポリマー14a、14b…14mの発光量は、図5最下段乃至下から2段目に斜線で示す面積に比例することとなるので、結果として一行分の各ライトエミッティングポリマー14a、14b…14mの発光量はすべて等しくなり、画素一行分に含まれるライトエミッティングポリマー14相互間の輝

度むらはなくなる。

【0062】なお、走査信号Sg1が「LOW」となった以降は、第2行目に含まれる各TFT13を駆動するための走査信号Sg2、第3行目に含まれる各TFT13を駆動するための走査信号Sg3等が走査線駆動回路5により順次タイミングをずらしながら印加される(図5上から2段目乃至3段目参照。))。

【0063】その後は、上述した動作が繰り返されて各ライトエミッティングポリマー14の発光タイミング及び発光量が制御される。

【0064】次に、図5において、第2フレームの期間ではライトエミッティングポリマー14bのみを発光させるための画像信号Ssigが入力されているので、この場合には、当該第2フレームの期間に対応する上述の動作のうち、データ線6bに対応するスイッチ22b及び23b、コンデンサ25b及び26b並びに8アンプ27bの動作のみが発光に寄与することとなる。

【0065】そして、この結果、ライトエミッティングポリマー14bのみが発光する。この場合、図5に示す画像信号Ssigの各パルスの振幅がすべて同じであれば、当該ライトエミッティングポリマー14bの発光量も、先のライトエミッティングポリマー14a又は14mの発光量と等しくなる(図5下から二段目者斜線部参照。))以上説明したように、第1実施形態のデータ線駆動回路3及び走査線駆動回路5の動作によれば、マトリクス状に配置された複数のライトエミッティングポリマー14を各行毎に線順次に駆動するので、各ライトエミッティングポリマー14に対して同時にデータ信号Sa、Sb…Smの印加が開始されると共に同時にその印加が終了することとなり、結果として各ライトエミッティングポリマー14に供給される電流量が相互に等しくなるので、各ライトエミッティングポリマー14を点順次で駆動する場合に比して表示装置1全体における輝度むらの発生を防止できる。

【0066】また、各画素部11内にTFT13を形成して各ライトエミッティングポリマー14を発光させるので、高精細な画像を表示することができる。

【0067】更に、各TFT13がポリシリコンにより形成されているので、各ライトエミッティングポリマー14を駆動するための大電流が長期間流れても駆動能力が低下することがない。

【0068】更にまた、例えばコンデンサ25a及び26a並びにスイッチ22a及び23aによりデータ線6aに接続されているライトエミッティングポリマー14aを発光させるので、各ライトエミッティングポリマー14を効率的に線順次で駆動することができる。

【0069】更に、自発光型のライトエミッティングポリマー14を用いているので、表示装置1として高輝度な画像が得られる。

【0070】(II) 表示装置の第2実施形態

次に、本発明に係る他の実施形態である第2実施形態のデータ線駆動回路の構成及び動作について、図6を用いて説明する。なお、図6において、上記第1実施形態と同様の部材については、同様の部材番号を付して細部の説明は省略する。

【0071】 上述した第1実施形態においては、画像信号Ssigがアナログ信号である場合について説明したが、第2実施形態では、実装端子9を介して外部から入力される画像信号Ssigが例えば3ビットのデジタル信号である場合について説明する。尚、本実施形態では3ビットを例として説明するが、これに限るものではない。

【0072】 図6に示すように、第2実施形態のデータ線駆動回路3Aは、シフトレジスタ30と、スイッチ34及び35と、第1ラッチ回路31と、第2ラッチ回路32と、一のデータ線6毎に設けられたD/Aコンバータ33とにより構成されている。

【0073】 また、第1ラッチ回路31は、画像信号Ssigにおける各ビットに対応して、ラッチ回路31Aとラッチ回路31Bとラッチ回路31Cとにより構成されている。

【0074】 更に、第2ラッチ回路32は、画像信号Ssigにおける各ビットに対応して、ラッチ回路32Aとラッチ回路32Bとラッチ回路32Cとにより構成されている。

【0075】 次に、動作を説明する。

【0076】 スイッチ35及び第1ラッチ回路31は、外部から入力される3ビットの画像信号Ssigを、シフトレジスタ20の制御に基づいてサンプリングする。

【0077】 次に、スイッチ34は、外部から入力されるラッチ信号Slrで示されるタイミングで、上記サンプリングされた各ビット毎の画像信号Ssigを第2ラッチ回路22内の夫々のラッチ回路32A乃至32Cへ転送する。

【0078】 そして、第2ラッチ回路32は、各画素部11内のライトエミッティングポリマー14を線順次駆動するタイミングで、上記転送された各ビット毎のデジタル画像信号Sgを夫々のデータ線6毎に同時にD/Aコンバータ33へ出力する。

【0079】 次に、各D/Aコンバータ33は、入力されている画像信号Ssigを各データ線6毎に当該画像信号Ssigで示されるデジタル値に応じた大きさの電流値を有するアナログのデータ信号に変換し、各データ線6に供給する。

【0080】 その後、走査線7により供給される上記走査信号Sg1、Sg2等により駆動される各TFT13を介して上記データ信号が同時に各ライトエミッティングポリマー14に供給され、夫々のライトエミッティングポリマー14が画像信号Ssigで示されるデジタル値に応じた発光量で発光することとなる。

【0081】 以上説明した第2実施形態のデータ線駆動回路3Aの動作によれば、入力される画像信号Ssigがデジタル信号であっても、上記第1実施形態と同様の効果が得られ、輝度むらのない高精細な画像を表示することができる。

【0082】 なお、上記の実施形態では発光素子としてライトエミッティングポリマー14を用いた場合について説明したが、本発明は、これ以外に、有機又は無機のEL (ElectroLuminescence) 素子等の電流駆動型の発光素子を用いた表示装置に対して広く適用することが可能である。

【0083】 (III) 電子機器の実施形態

次に、上述した実施形態の表示装置1を用いた種々の電子機器の実施形態について、図7乃至図10を用いて説明する。

【0084】 上述の表示装置1を用いて構成される電子機器は、図7に示す表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、表示パネル1006、クロック発生回路1008及び電源回路1010を含んで構成される。

【0085】 このうち、表示情報出力源1000は、ROM (Read Only Memory)、RAM (Random Access Memory) などのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、クロック発生回路1008からのクロック信号に基づいて、ビデオ信号などの表示情報を出力する。

【0086】 表示情報処理回路1002は、クロック発生回路1008からのクロック信号に基づいて表示情報を処理して出力する。この表示情報処理回路1002は、例えば増幅・極性反転回路、相展開回路、ローテーション回路、或いはクランプ回路等を含むことができる。

【0087】 次に、表示駆動回路1004は、走査線駆動回路及びデータ線駆動回路を含んで構成され、表示パネル1006を表示駆動する。

【0088】 そして、電源回路1010は、上述の各回路に電力を供給する。

【0089】 上述した構成の電子機器の例として、図8に示すマルチメディア対応のパーソナルコンピュータ(PC)及びエンジニアリング・ワークステーション(EWS)、図9に示すページャがあり、更に他の例としては、携帯電話、ワードプロセッサ、テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、電子手帳、電子卓上計算機、カーナビゲーション装置、POS端末、タッチパネルを備えた装置などを挙げることができる。

【0090】 図8に示すパーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、本発明の表示装置を含む表示部1206とを有する。

【0091】

【発明の効果】以上説明したように、本発明によれば、電流駆動型の発光手段を線順次に駆動するので、表示装置全体に渡って輝度むらのない高精細な画像を表示することができる。

【図面の簡単な説明】

【図1】表示装置の全体構成を示す平面図である。

【図2】画素部の具体的な構成を示す平面図である。

【図3】画素部の等価回路である。

【図4】第1実施形態のデータ線駆動回路等の構成を示すブロック図である。

【図5】第1実施形態のデータ線駆動回路等の動作を示すタイミングチャートである。

【図6】第2実施形態のデータ線駆動回路等の構成を示すブロック図である。

【図7】電子機器の概要構成を示すブロック図である。

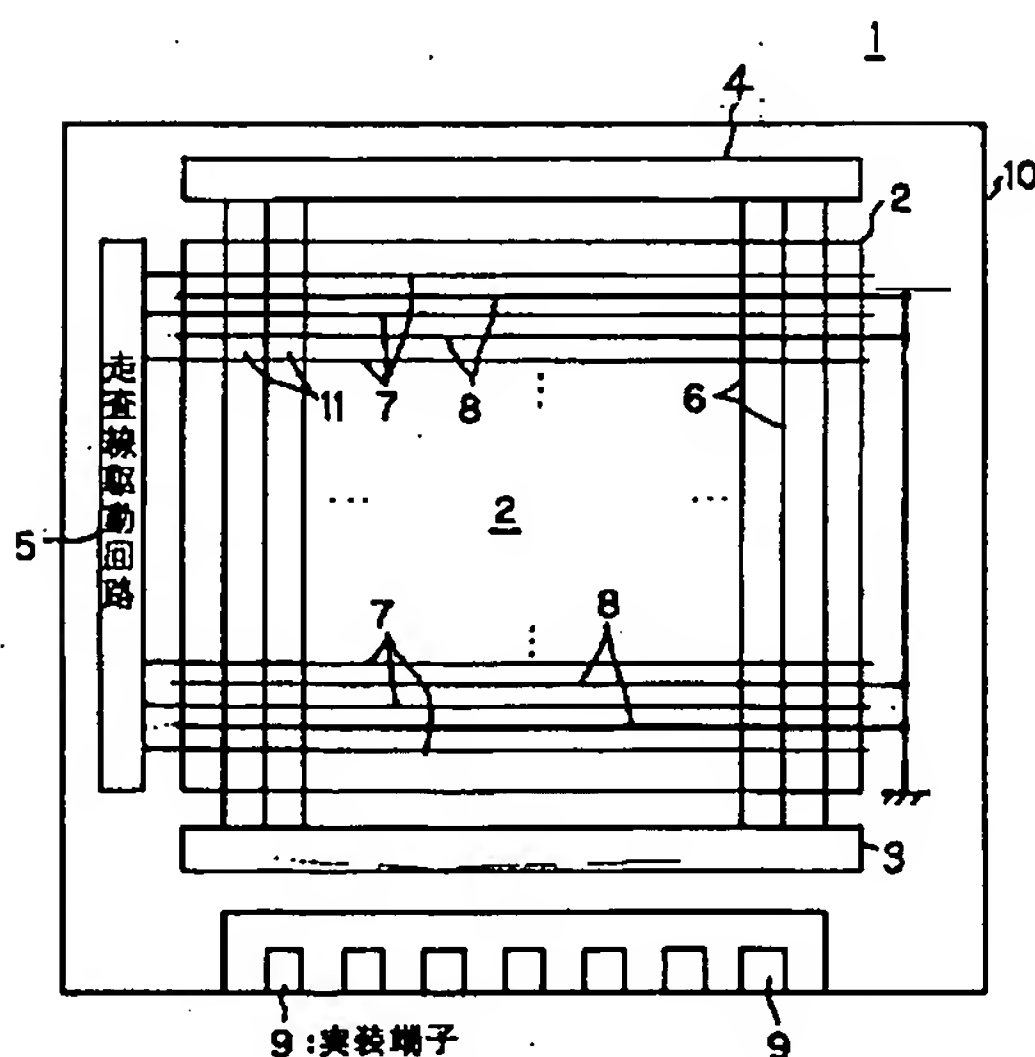
【図8】パーソナルコンピュータの外観を示す正面図である。

【符号の説明】

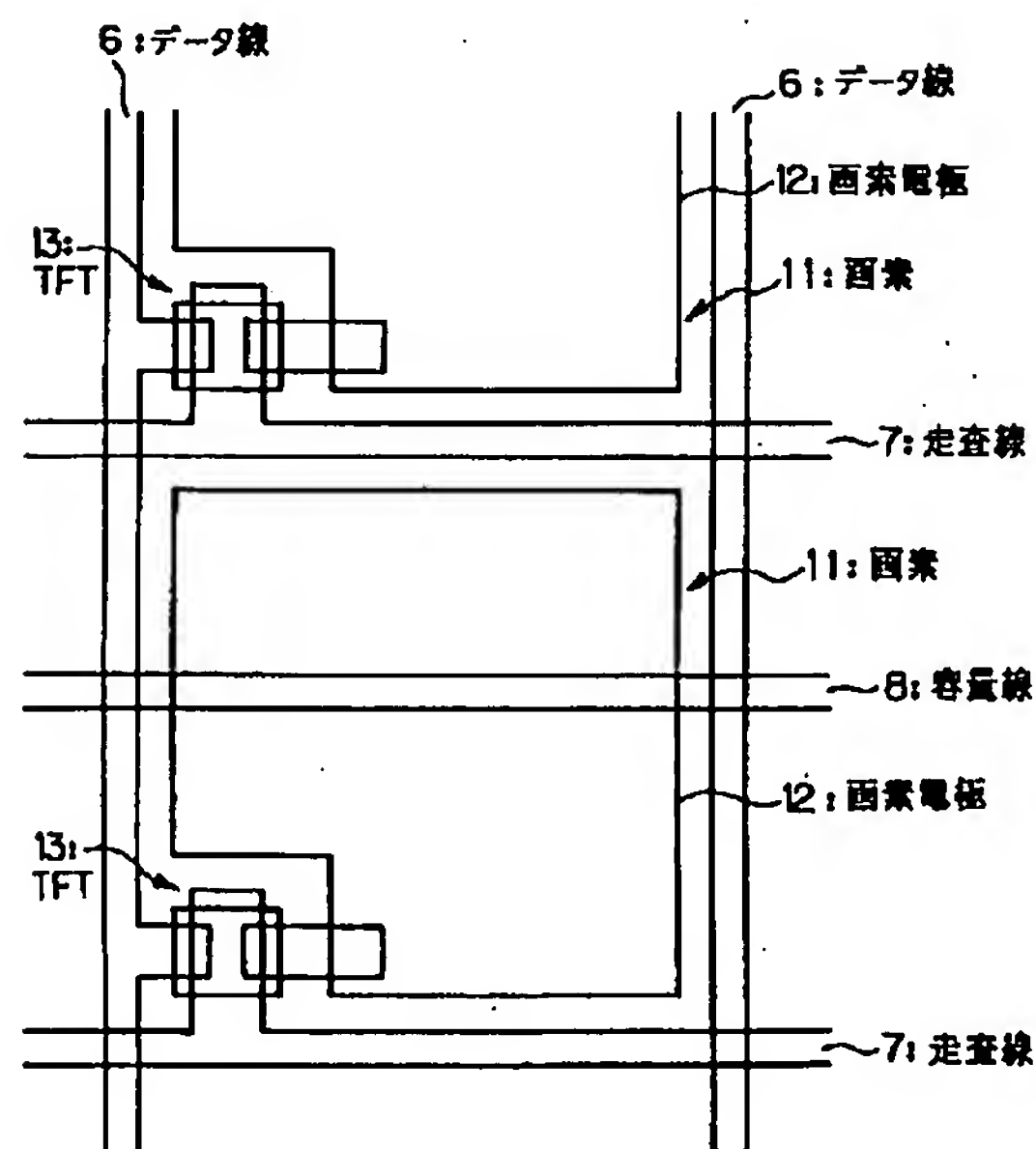
- 1…表示装置
- 2…表示部
- 3…データ線駆動回路
- 3'…データ線駆動シフトレジスタ
- 4…検査回路
- 5…走査線駆動回路
- 6、6a、6b、6m…データ線
- 7、7a、7b、7n…走査線
- 8…容量線
- 9…実装端子
- 10…透明基板

- 11…画素部
- 12…画素電極
- 13、13a、13b、13m…TFT
- 14、14a、14b、14m…ライトエミティングポリマー
- 15、15a、15b、15m…蓄積容量
- 20…画像信号線
- 21…ラッチ信号線
- 22a、22b、22m、23a、23b、23m、34、35…スイッチ
- 24a、24b、24m…制御信号線
- 25a、25b、25m、26a、26b、26m…コンデンサ
- 27a、27b、27m…アンプ
- 30…シフトレジスタ
- 31…第1ラッチ回路
- 31A、31B、31C、32A、32B、32C…ラッチ回路
- 32…第2ラッチ回路
- 33…D/Aコンバータ
- G…ゲート電極
- D…ドレイン電極
- S…ソース電極
- Ssig…画像信号
- Sa、Sb、Sm…データ信号
- Slr…ラッチ信号
- Sg1、Sg2、Sgm…走査信号
- SSW1、SSW2、SSwm…制御信号

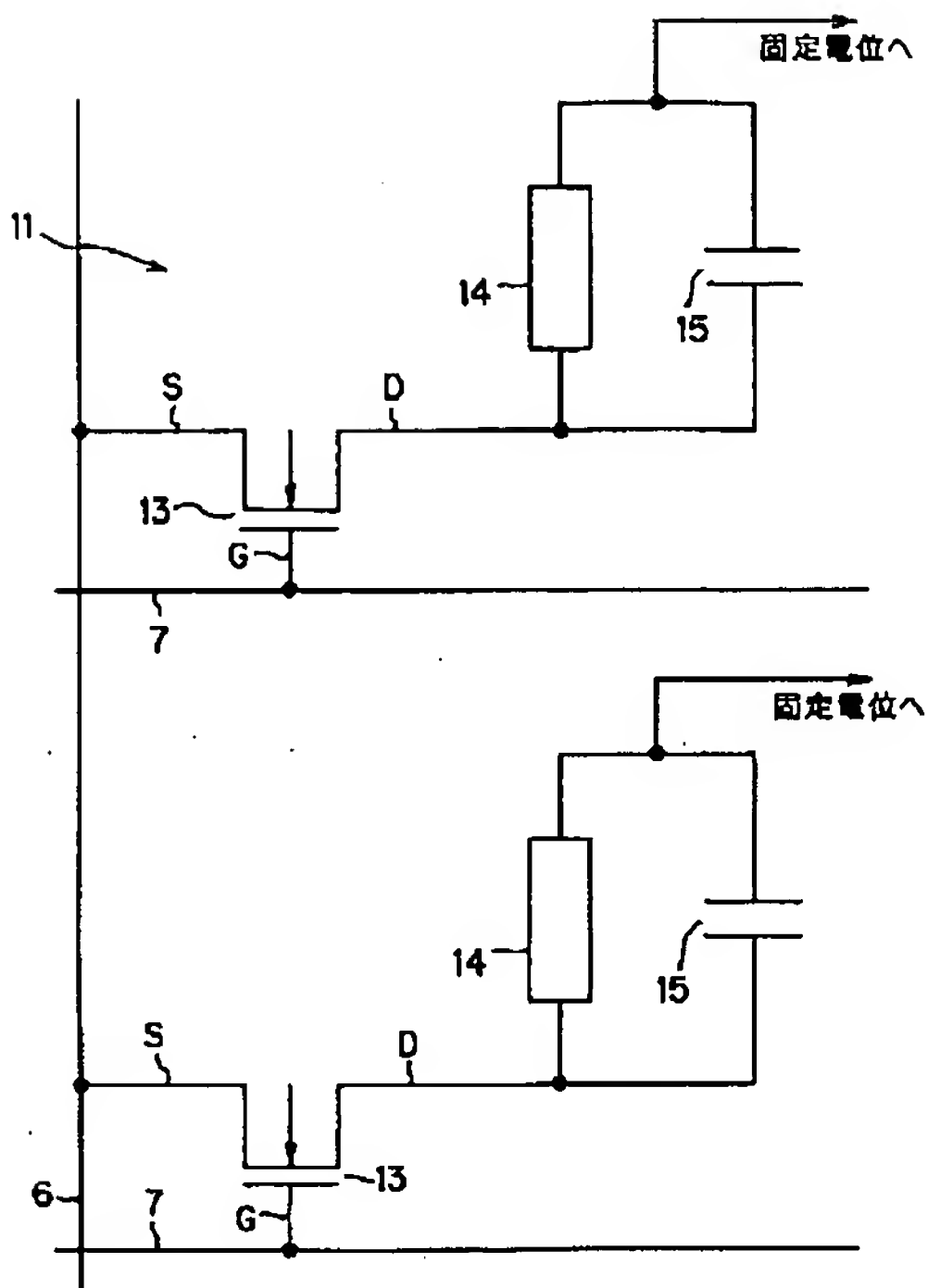
【図1】



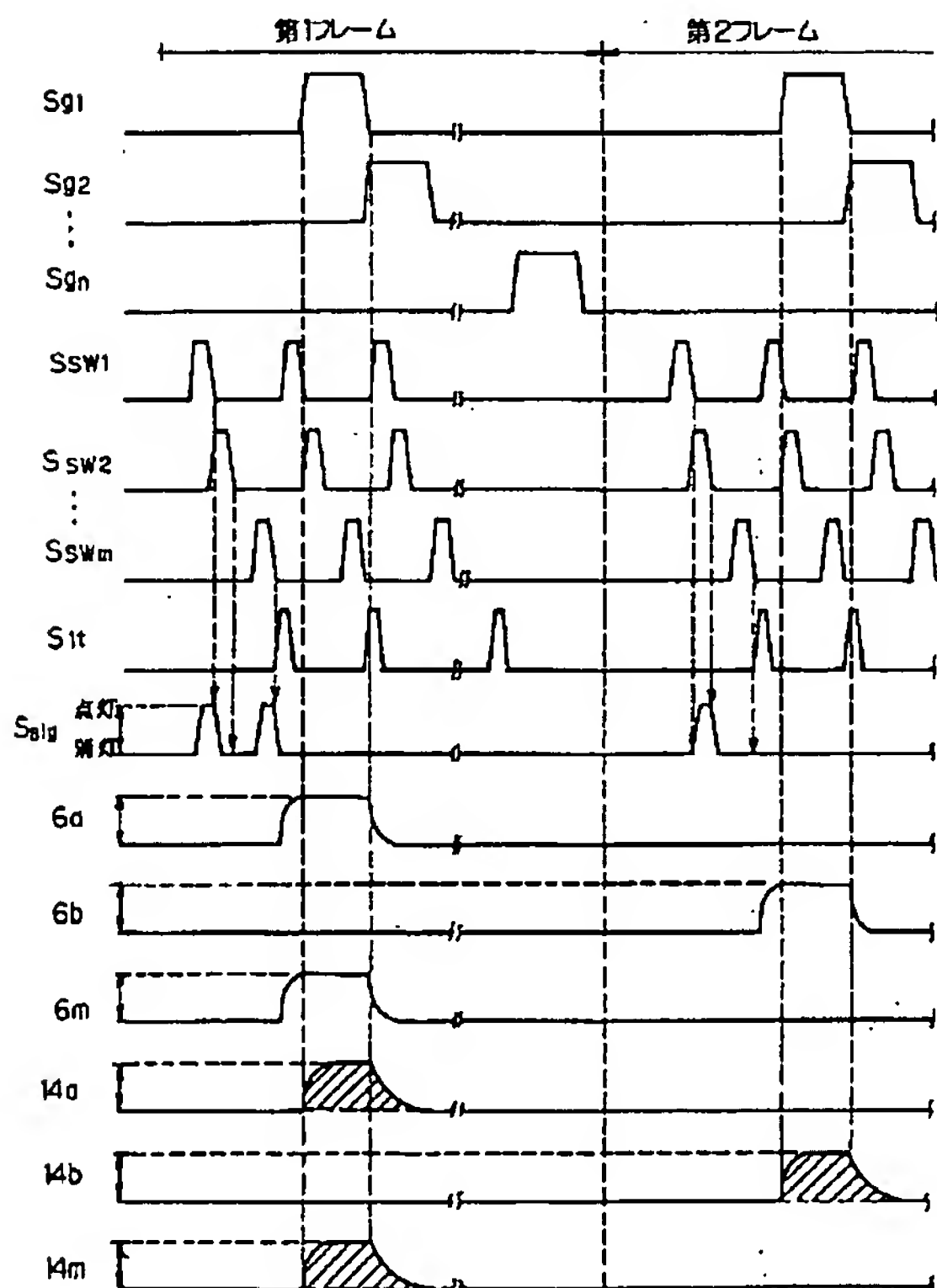
【図2】



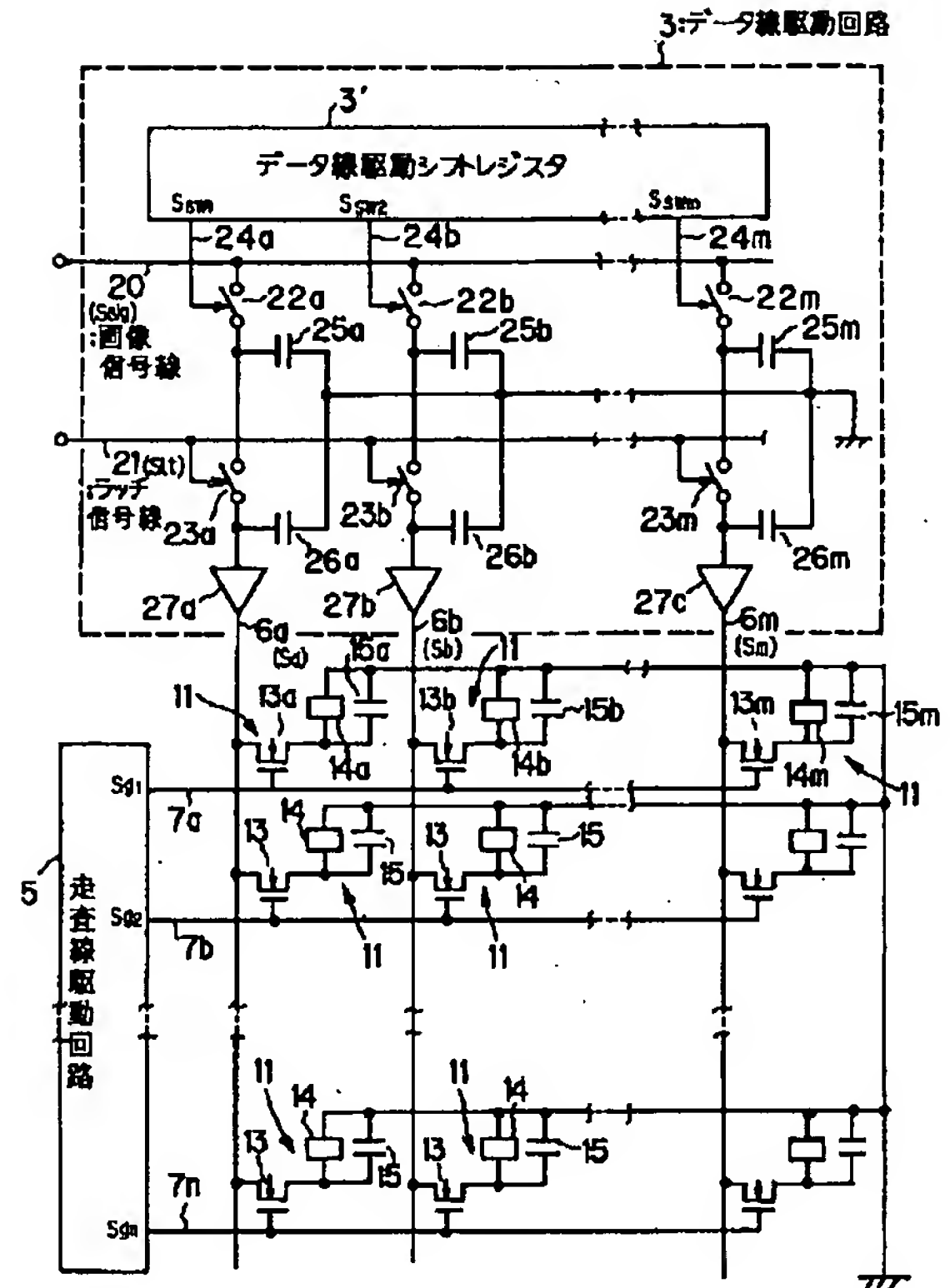
【図3】



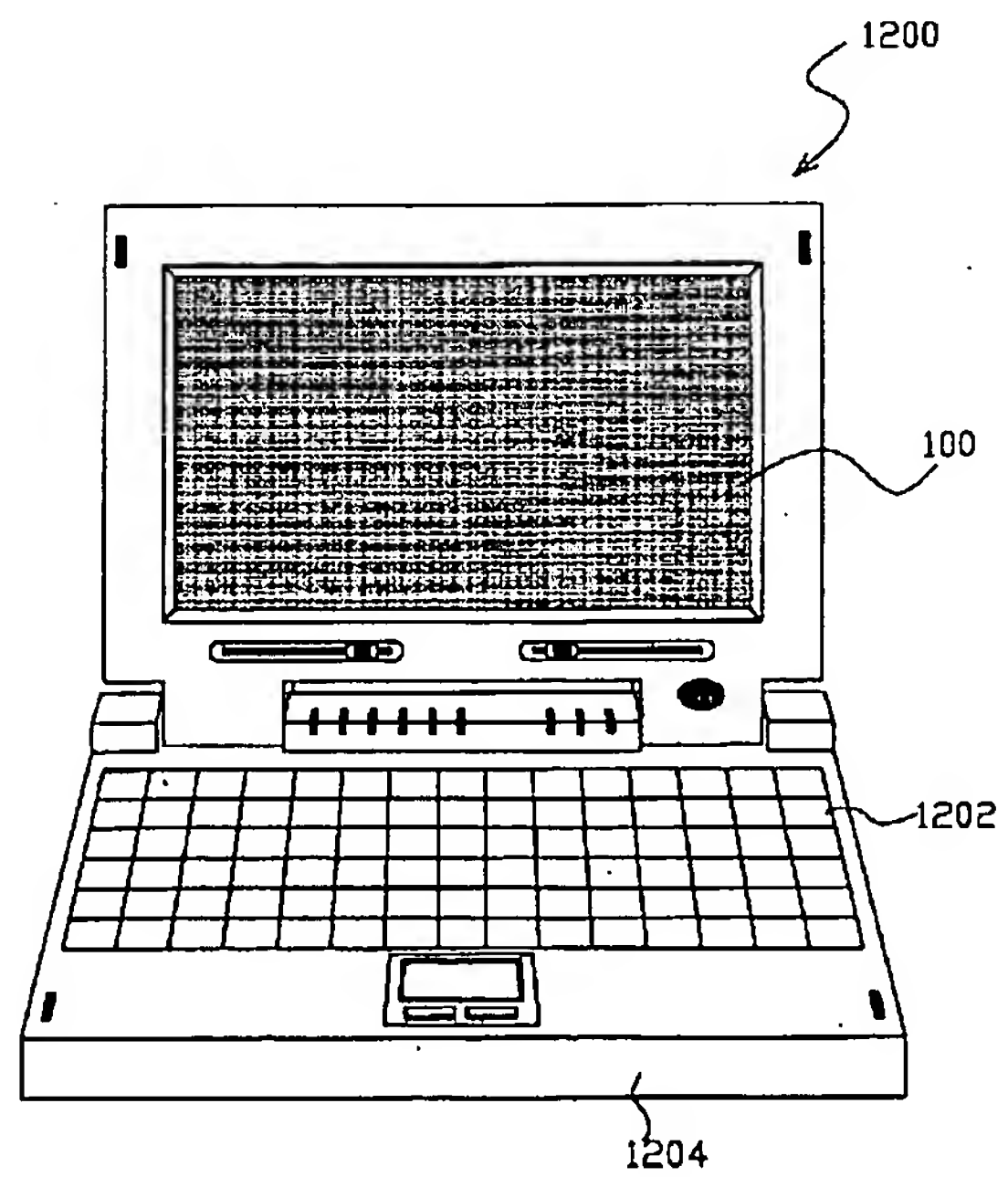
【図5】



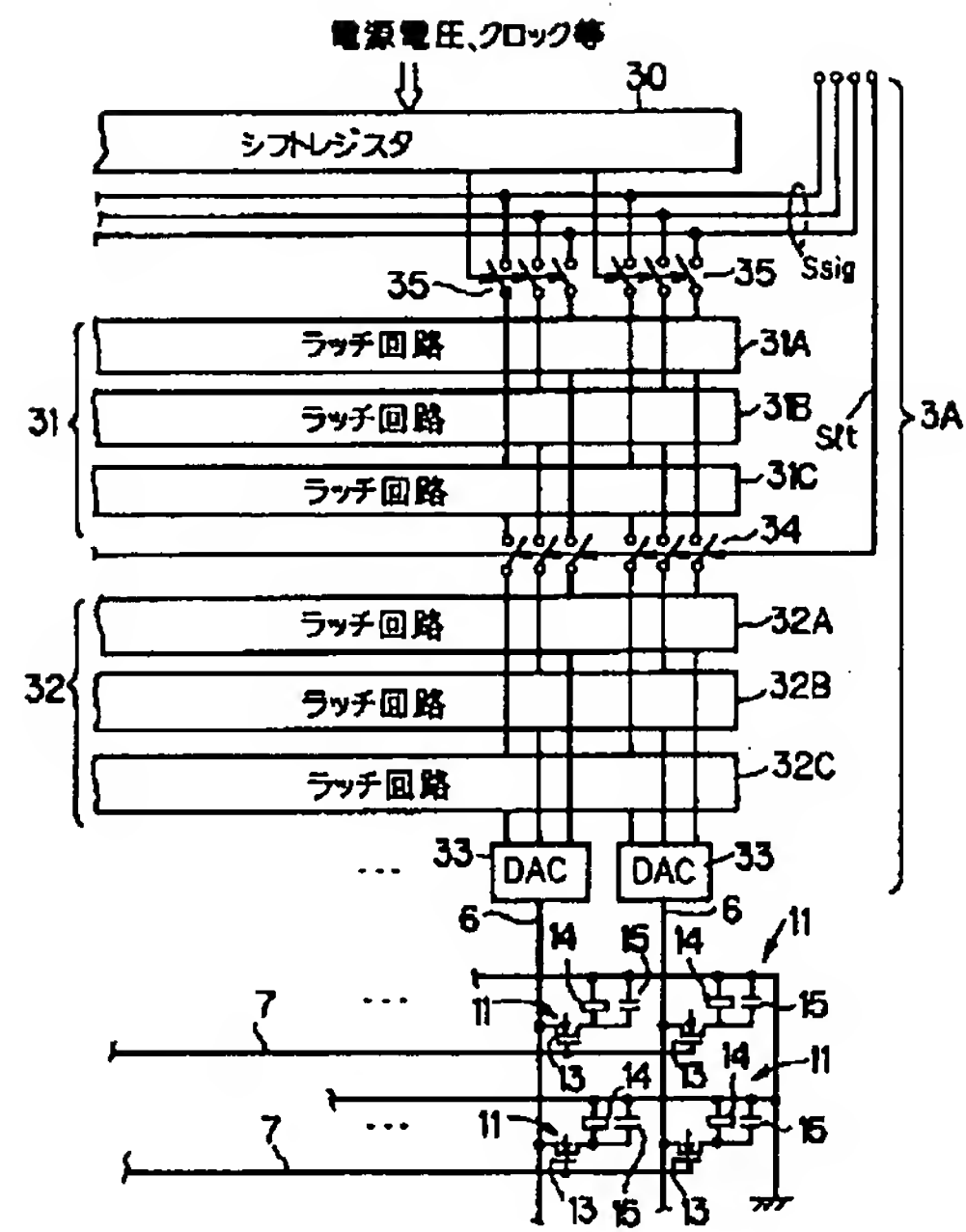
【図4】



【図8】



【図6】



【図7】

